

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 63-125681
 (43) Date of publication of application : 28.05.1988

(51) Int.CI. C23C 16/54
 C23C 16/06
 C23C 16/24
 C23C 16/30
 C23C 16/42
 H01L 21/205
 H01L 21/285

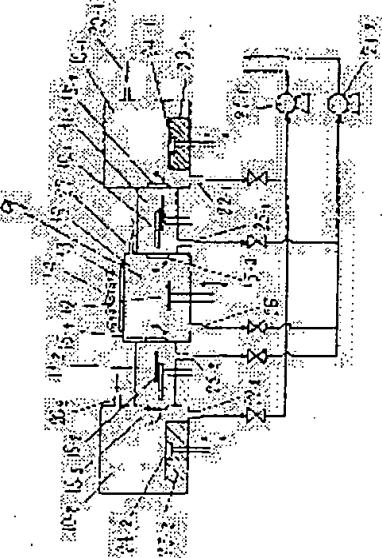
(21) Application number : 61-269106 (71) Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (22) Date of filing : 12.11.1986 (72) Inventor : KARATSU KAZUHIRO
 MATSUSHITA YOSHINARI

(54) THIN FILM FORMING DEVICE

(57) Abstract:

PURPOSE: To permit continuous formation of thin films without exposing the same to the atm by connecting reaction chambers and heat treatment chamber via intermediate chambers provided with means for conveying semiconductor wafers.

CONSTITUTION: This thin film forming device is formed of the reaction chambers 101W2 where vapor grown films are formed on the semiconductor wafers, the heat treatment chamber 9 where the wafers imposed on a table 12 are heated, the intermediate chambers 111W2 and the conveying means 161W2 provided therein. The reaction chambers 101W2 and the heat treatment chamber 9 are connected via gate valves 152W5 by the above-mentioned intermediate chambers 111W2. The semiconductor wafers are transferred between the reaction chambers 101W2 and the heat treatment chamber 9 by the conveying means 161W2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

⑪ 公開特許公報 (A) 昭63-125681

⑤Int.Cl.
C 23 C 16/54
16/06
16/24
16/30
16/42
H 01 L 21/205
21/285

識別記号
C-7638-5F
厅内整理番号
6554-4K
6554-4K
6554-4K
6554-4K
6554-4K
7739-5F
C-7638-5F

⑬公開 昭和63年(1988)5月28日

審査請求 未請求 発明の数 1 (全6頁)

④発明の名称 薄膜形成装置

②特願 昭61-269106

②出願 昭61(1986)11月12日

⑦発明者 唐津 和裕 大阪府門真市大字門真1006番地
松下電器産業株式会社内
⑦発明者 松下 圭成 大阪府門真市大字門真1006番地
松下電器産業株式会社内
⑦出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
④代理人 弁理士 中尾 敏男 外1名

2 ページ

明細書

1. 発明の名称

薄膜形成装置

2. 特許請求の範囲

(1) 半導体ウェーハ上に気相成長膜を形成する少なくとも一つの反応室と、半導体ウェーハを保持し加熱できる構成にした少なくとも一つの熱処理室と、前記反応室と熱処理室との間をゲートバルブを介して連結させる中間室とからなり、前記中間室の内部に、反応室あるいは熱処理室との間で半導体ウェーハを移送する搬送手段を設けたことを特徴とする薄膜形成装置。

(2) 中間室の圧力を隣接する反応室及び熱処理室の圧力より低くしたことを特徴とする特許請求の範囲第1項記載の薄膜形成装置。

(3) ゲートバルブは反応室及び熱処理室側の壁面に密着させることを特徴とする特許請求の範囲第2項記載の薄膜形成装置。

(4) 反応室を2つ有し、一つの反応室で多結晶シリコン膜、もしくは不純物をドープした多結晶シリ

コン膜を気相成長し、他の反応室で高融点金属膜、もしくは高融点金属のシリサイド膜を形成することを特徴とする特許請求の範囲第1項～第3項の何れかに記載の薄膜形成装置。

3. 発明の詳細を説明

産業上の利用分野

本発明は半導体装置の製造工程で利用される気相成長法により薄膜を形成する薄膜形成装置に係り、特にゲート電極等の配線材料に用いられる高融点金属のシリサイド膜を形成する薄膜形成装置に関するものである。

従来の技術

近年、半導体デバイスの高集積化に伴ない高速応答性が強く要求されるようになり、ゲート電極や配線材料に抵抗の低い材料の開発が進められている。これまで主に用いられてきたゲート電極は多結晶シリコン (PolySi) にリン (P) 等をドープしたものであった。リンをドープした多結晶シリコン (以下、P-doped Poly Si と記す。) は 4000～5000 Å の薄厚で 20～30 Ω/□ のシ

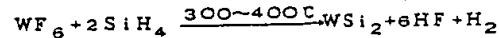
ート抵抗を有している。シート抵抗を下げる方法の一つは、高融点金属、或いは該金属のシリサイドを用いることで、タンクステンシリサイド(WSi)、モリブデンシリサイド(MoSi)をゲート電極に採用すると P-doped Poly Si に比較してシート抵抗を約 1 衍低くできる。実際の半導体デバイスにおいては、下地との密着性、安定性等の面からシリサイド膜と多結晶シリコン膜の 2 層構造(ポリサイド構造)にするのが一般に行なわれている。

次に、ゲート電極材料に WSi_2 を用いたプロセスについて説明する。第 3 図に WSi_2 のゲート形成法の一例を示す。初めに Poly Si 膜を気相成長法により堆積させる。第 4 図に一般に使用されている気相成長装置の概略図を示す。石英チューブでできた反応管 1 の中に石英ポート 2 に多数枚並べた半導体ウエハ 3 を投入して 0.1~1 Torr の減圧下でモノシリランガス(SiH_4)をガス導入口 4 から流しながら、反応管 1 の周囲に設けた抵抗加熱ヒータ 5 で 600~650°C に加熱して成長させる。次に拡散炉(上記の気相成長装置と類似した反応

管を有する)に半導体ウエハを移してホスフィン(PH_3)と酸素(O_2)を常圧下で流しながら約 1000°C で処理する。これにより P-doped Poly Si が形成される。しかしながら同時に P-doped Poly Si 表面が酸化されるため、この後フッ酸等のエッチング液により表面の酸化膜を除去する工程が必要となる。表面の酸化膜をエッチング除去したのち、P-doped Poly Si 上に WSi_2 (もしくは W) を形成する。

高融点金属を半導体ウエハ上に形成する方法には、スパッタ、蒸着、気相成長法などがあるが、気相成長法はスパッタ、蒸着法に比べてステップカバレージおよび純度等の点で優れている。この気相成長法による WSi_2 (あるいは W) の形成には、特開昭 69-179775 号公報に示されるような気相成長装置が使用されている。第 5 図にその装置の概略図を示す。

WSi_2 は六フッ化タンクステン(WF_6)と SiH_4 の化学反応により形成される。



第 5 図において、半導体ウエハ 6 は多面体を形成している試料台 7 に載置され、 WF_6 及び SiH_4 ガスがキャリアガスとともにガス供給管 8 を通して導入され、 WSi_2 膜が生成されるものである。

上記の如く薄膜を堆積した後、低抵抗化(あるいはシリサイド化)のために熱処理をほどこす。通常、熱処理は拡散炉と同様チューブ状の石英管内に半導体ウエハを置き、不活性ガス雰囲気下 1000°C 付近で 30 分程度行なわれる。

発明が解決しようとする問題点

以上の説明の如く、シリサイドのゲート電極形成は、工程が複雑であり、また各工程間を移送させる際半導体ウエハへのダストの付着あるいは薄膜表面の酸化等が問題になっている。さらに P-doped Poly Si 膜の形成においては拡散炉における P のドープが Poly Si の粒径の増大を招き、後工程での WSi 形成に悪影響を及ぼすことが示唆されている。そこで、これらの問題を解決する一つの手段として、Poly Si の堆積と同時に P をドープする P-doped Poly Si の気相成長

が提唱されている。また、シリサイド膜の低抵抗化を図る熱処理においても、従来抵抗加熱により比較的長時間行なっていた方法から赤外線ランプを加熱源とする高速熱処理(ラピッド・サーマル・アニール)も行なわれている。

しかしながら、上記の各工程を別々の装置で行なう限り、ダスト付着あるいは膜表面の酸化は避けることのできない問題である。このような問題を解消するには、外気にふれさせずに 1 台の装置でシリサイド膜形成を連続的に行なうのが最も効果的な方法である。しかし、この方法を実現するには気相成長及び熱処理を行なう各処理室間の被処理体すなわち半導体ウエハの移送手段をどうするか、また各処理室で使用するガスの他の室への流出あるいはダストの舞い上りをどのようにして防止するかが問題である。

本発明は上記問題点に鑑み、品質の優れたシリサイド膜を効率よく形成する薄膜形成装置を提供するものである。

問題点を解決するための手段

上記問題点を解決するために本発明の薄膜形成装置は、多結晶シリコン及び高融点金属（あるいは高融点金属のシリサイド）膜の気相成長を行なう反応室と熱処理室とを具備し、各室を半導体ウェハを移送する搬送手段を備えた中間室で接続するとともに、好ましくは中間室の圧力を他の室の圧力より低く構成したものである。

作 用

本発明は上記したように反応室及び熱処理室を半導体ウェハへの搬送手段を備えた中間室により連結することでシリサイド膜を大気にふれることなく形成でき、しかも、中間室の圧力を反応室及び熱処理室の圧力を低くすることにより、反応室及び熱処理室への不要なガスの流れ込み及びダストの混入を防止でき、品質の優れたシリサイド膜を形成できるものである。さらに中間室に接したゲートバルブを反応室あるいは熱処理室側の壁面に密着させる構成により中間室の圧力を下げた場合、気密性が増し効果は大なるものになる。

実 施 例

以下本発明の一実施例の薄膜形成装置について、図面を参照しながら説明する。

第1図は本発明の一実施例の薄膜形成装置の概略図であり、第2図は同薄膜形成装置の断面概略図を示すものである。

熱処理室9は反応室10-1及び10-2と中間室11-1及び11-2を介して連結されており、前記熱処理室9の内部には半導体ウェハを載置する石英製テーブル12が設けている。前記テーブル12の外径は半導体ウェハの外径より小さくなっている、上下に移動できるようになっている。熱処理室9の上壁は石英板13で構成され、その上方には加熱用の赤外線ランプ14が設けている。熱処理室9の中間室に接しない側壁の一方にはゲートバルブ15-1があり、ゲートバルブ15-1の対面する位置に設けた搬送用のアーム16-3により前記ゲートバルブ15-1を通過して半導体ウェハへの出し入れを行なう。さらに熱処理室9の外部前方には半導体ウェハを収納する

2個のカセット17-1, 17-2と2個のカセットの間を半導体ウェハをウェハ載置台18を経由して搬送する搬送ベルト19がある。一方のカセット17-1から搬送された薄膜形成前の半導体ウェハはウェハ載置台18に一旦置かれ、アーム16-3により熱処理室9に投入するよう構成している。2つの中間室11-1, 11-2は内部にそれぞれウェハ搬送用のアーム16-1, 16-2を備えており、反応室10-1及び10-2と熱処理室9とに接する側壁にはそれぞれゲートバルブ15-2, 15-3及び15-4, 15-6が設けられ、ゲートバルブ15-2～15-6はシリンドラ（図示せず）により反応室10-1, 10-2あるいは熱処理室9の側壁に密着開閉するよう構成されている。2つの反応室10-1, 10-2には反応ガスを供給するガス供給口20-1, 20-2と真空ポンプ21-1に接続して反応室のガスを排出するガス排気口22-1, 22-2が設けてあり、内部には加熱用のヒータ（図示せず）を具備したサセプタ23-1, 23-2を設けてある。前

記サセプタ23-1, 23-2の中央には半導体ウェハの搬送をアームにより可能にするための突き上げピン24-1, 24-2が備えている。なお、中間室11-1, 11-2には真空引きするため真空ポンプ21-2に接続した排気口25-1, 25-2を有し、熱処理室9には減圧操作ならびに常圧復帰を行なうため真空ポンプ21-2に連結したガス排気口26及びガス供給口27を有している。なお、前記アームはそれぞれ腕を2本有しその先端は石英でできたU字形をしており、半導体ウェハの裏面周囲を支持するよう構成してある。

以上のように構成された薄膜形成装置について、以下その動作を説明する。

まず、半導体ウェハはカセット17-1から搬送ベルト19によりウェハ載置台18の位置に移送され、ゲートバルブ15-1を開閉した後、アーム16-3の移動及びウェハ載置台18とテーブル12の上下動により半導体ウェハを熱処理室9に搬送する。この間、反応室10-1, 10-2は不活性ガスをガス供給口20-1, 20-2から流

しながらガス排気口 22-1, 22-2 より真空排気し、気相成長を行なうときと略等しい圧力に調整するとともに、中間室 11-1, 11-2 がガス排気口 26-1, 26-2 より真空引きを行なっている。次にゲートバルブ 16-3 を閉じた後熱処理室 9 内の圧力をガス排気口 26 より真空引きして所定圧力にした後、ゲートバルブ 16-2 及び 16-3 を開け、アーム 16-1 により半導体ウエハを反応室 10-1 のサセプタ 23-1 上に移送する。この時テーブル 12 さらにはサセプタ 23-1 の突き上げピン 24-1 を上下動させるのは言うまでもない。ゲートバルブ 16-2, 16-3 を閉じた後、熱処理室 9 は次の半導体ウエハを外部から搬送するためガス供給口 27 より不活性ガスを流して常圧復帰し、一方反応室 10-1 では P-doped Poly Si の気相成長を行なう。P-doped Poly Si の気相成長は反応ガスにシリラン (Si_2H_6) 及びホスフィン (PH_3) をヘリウム (He) ガスで希釈したものをガス供給口 20-1 より供給しながら 650°C, 5 Torr で反応させ

行なう。反応終了後、不活性ガスを流し反応室 10-1 から反応ガスを排出した後、ゲートバルブ 16-2, 16-3 を開けて、次に P-doped Poly Si の形成のため熱処理室 9 に搬送された半導体ウエハと交換する。このときには熱処理室 9 は減圧状態になっている。次に、ゲートバルブ 16-4, 16-5 を開け前記と異なる反応室 10-2 に P-doped Poly Si を形成した半導体ウエハをアーム 16-2 により搬送し、ゲートバルブ 16-4, 16-5 を閉じた後で WSi_2 の気相成長を行なう。 WSi_2 は反応ガスに六フッ化タンゲステン (WF_6) とモノシリラン (SiH_4) をヘリウム (He) で希釈した混合ガスを使用し、400°C, 5 Torr で気相成長させた。その後、まず P-doped Poly Si の反応室 10-1 側のゲートバルブ 16-2, 16-3 を開け新しく外部より搬送した半導体ウエハと、 WSi_2 の形成を行なっている間に反応室 10-1 で P-doped Poly Si を形成した半導体ウエハとを交換しゲートバルブ 16-2, 16-3 を閉じた後、 WSi_2 を気相成長する反応

室 10-2 側のゲートバルブ 16-4, 16-5 を開き、 WSi_2 を形成した半導体ウエハを熱処理室 9 に搬送するとともに、それと交換に今 P-doped Poly Si を形成した半導体ウエハを反応室 10-2 に搬送する。 WSi_2 の気相成長を終了した半導体ウエハは熱処理室 9 で真空中で赤外線ランプ 14 にてより 1000°C に加熱され、シリサイド膜の形成が終了する。この後、熱処理室 9 は常圧復帰を行ない、ゲートバルブ 16-1 を開け、外部のウエハ載置台 18 にある処理前の半導体ウエハと交換される。ウエハ載置台に移送された処理済の半導体ウエハは搬送ベルト 19 で処理済の半導体ウエハを収納するカセット 17-2 に送られる。

以上の動作を繰り返すことによりシリサイド膜形成を連続的に行なうことができる。

以上説明した動作において、2つの中間室 11-1, 11-2 は常にガス排気口 26-1, 26-2 より真空引きを行ない反応室及び熱処理室の圧力より低くした。

なお本発明の実施例においては半導体ウエハの搬送に、腕の先端を U 字形にしたアームの移動とウエハ載置台、テーブル、及びサセプタの突き上げピンの上下動により実行したが、例えば、半導体ウエハの表面周囲を吸着して保持して搬送する方法など、これに限定されるものではない。

また、本実施例においては熱処理室を中心にして、その両側に2つの反応室を配置して、半導体ウエハを一旦熱処理室を通過させて搬送したが、2つの反応室と熱処理室を直列に配置して、一方向のみ半導体ウエハを搬送していく方法も可能である。

また、本実施例では、シリサイド膜の形成について説明したが1つの反応室と2つの熱処理室を組み合わせ、Poly Si の気相成長-P のドープ-熱処理の工程、すなわち Poly Si からの P-doped Poly Si の形成等にも利用できる。

発明の効果

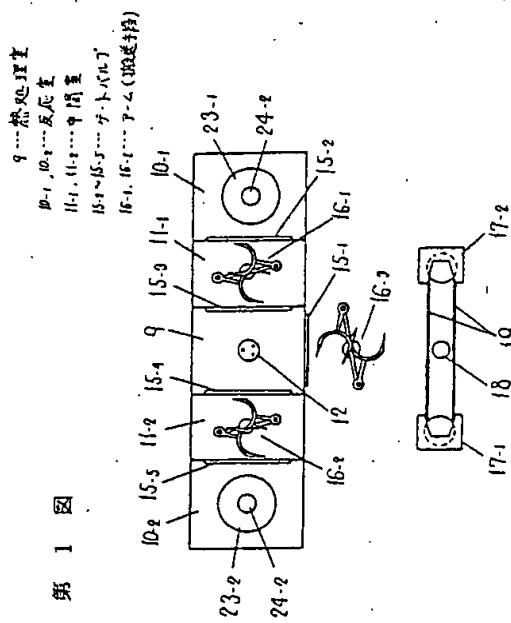
以上のように本発明は、反応室及び熱処理室を半導体ウエハの搬送手段を備えた中間室により連

続することにより、シリサイド膜等の薄膜形成を大気にふれずに連続的に形成することができ、またダスト等のない高品質の薄膜が効率よく形成できる。さらに、中間室の圧力を反応室あるいは熱処理室の圧力より低くするとともに、さらに中間室に接したゲートバルブを反応室あるいは熱処理室側の壁面に密着させる構成とすることにより、反応室あるいは熱処理室の気密性が向上する。

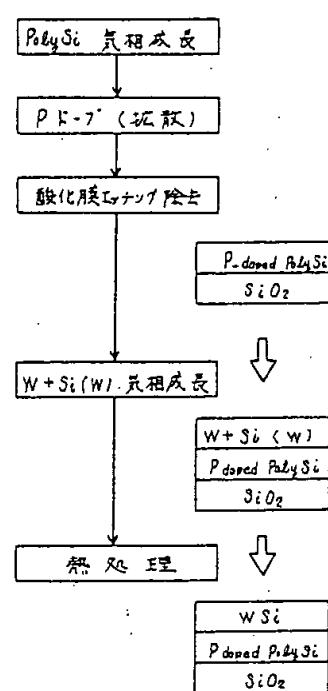
4. 図面の簡単な説明

第1図は本発明の一実施例の薄膜形成装置の概略図、第2図は同薄膜形成装置の断面概略図、第3図は従来の WSi_2 のゲート形成法の一例を示す工程図、第4図は従来の Poly Si 膜等の形成に使用される気相成長装置の断面概略図、第5図は従来の WSi_2 膜等の形成に使用される気相成長装置の断面概略図である。

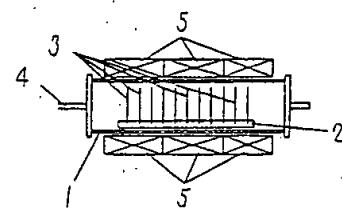
9 ……熱処理室、10-1, 10-2 ……反応室、11-1, 11-2 ……中間室、15-1, 15-2, 15-3, 15-4 ……ゲートバルブ、16-1, 16-2 ……アーム(搬送手段)。



第3図



第4図



第5図

